19 日本国特許庁(JP) 印実用新案出願公開

⑫ 公開実用新案公報(∪) 平1-171114

⑤lnt. Cl. ⁴

識別記号 庁内整理番号 ⑧公開 平成 1 年(1989)12月 4 日

H 03 C 3/00

B - 7922 - 5 J

審査請求 未請求 請求項の数 1 (全 頁)

😡考案の名称 PLL方式FM変調器

②実 願 昭63-63043

②出 願 昭63(1988)5月12日

⑩考 案 者 大 島 忠 秋 埼玉県深谷市幡羅町1-9-2 株式会社東芝深谷工場内

⑩出 願 人 株式 会社 東芝 神奈川県川崎市幸区堀川町72番地

極代 理 人 弁理士 伊 藤 進



明 細 書

1. 考案の名称

PLL方式FM変調器

実用新案登録請求の範囲
 基準発振器と、

変調信号を積分する積分器と、

前記基準発振器からの信号を前記積分器からの積分出力により位相変調する位相変調器と、

位相比較器、ローパスフィルタ、電圧制御発振器及び分周器により構成され、前記位相変調器から出力される周波数変調波を前記位相比較器に入力して所定の搬送被周波数の周波数変調波を前記電圧制御発振器から出力するPLLを具備したことを特徴とするPLL方式FM変調器。

3. 考案の詳細な説明

[考案の目的]

(産業上の利用分野)

本考案はPLL方式FM変調器に係り、詳細には、PLLを構成するローパスフィルタの設計の自由度を増加させてPLLの特性を改善したも

- 1 -



のである。

(従来の技術)

一般に、PLL(Phase Locked Loop)は位相比較器の出力をローパスフィルタを介して電圧制御発振器の出力を位相比較器に与え、電圧制御発振器の出力を位相比較器に帰還するという構成により周波数を自動制のしている。このPLLは種々の回路に適用されている。サイザを用いたFM変調器等が使用されている。

第2図はこのような従来のPLL方式EM変調器を示すプロック図である。

位相比較器1は基準発振器2から分周器3を介して入力される基準信号と、電圧制御発振器4から分周器5を介して入力される比較信号との位相を常に比較している。この位相差によって発生する位相比較器1の出力電圧は、ローパスフィルタ6を介して電圧制御発振器4の出力信号の周波電圧により、電圧制御発振器4の出力信号の周波



数は、比較信号の周波数と基準信号の周波数とが一致するように変化する。従って、電圧制御発振器4の出力は分周器5により分周されて位相比較器1に与えられているので、電圧制御発振器4から出力端子7に取り出される信号の周波数は分周器3からの基準信号のN倍の周波数となる(但し、分周器5の分周比はNである)。

ここで、電圧制御発振器4に変調信号入力端子 8からの変調信号を与えると、この変調信号のレベルに基づいて電圧制御発振器4の出力信号の周波数が変化し、結局、出力端子7へは基準信号のN倍の周波数の信号が変調信号によってFM変調されて出力されることになる。

ところで、上述したように、PLLにおいては、 電圧制御発振器4の出力信号の位相を基準信号に 一致させるように動作している。このため、強調 信号の周波数が応答限界周波数である自然角周波 数のnよりも低い場合には、FM変調成分がPL した応答してしまう。従って、ローパスフィルタ 6の自然角周波数のnは変調信号の角周波数より



も低い値に設定されている。

ところが、PLLの動作はこのローパスフィルタ6の自然角周波数のnによって大きく左右され、ローパスフィルタ6の自然角周波数のnを低く設定した場合には、下記のような問題が発生する。(1)低い周波数の変調において周波数偏移制御が不十分になる。

- (2) プルイン時間が長くなり、キャリア周波数の切換え時間が長くなる。
- (3) 応答速度が遅い。
- (4) S / N が悪化してしまう(考案が解決しようとする課題)

このように、上述した従来のPLL方式FM 変調器においては、ローパスフィルタの自然角周 波数が制限を受け、PLLの特性に大きな影響を 与えてしまうという問題点があった。

本考案は上記問題点に鑑みてなされたものであって、ローパスフィルタの自然角周波数の設定に自由度を持たせることにより、PLLの特性を大きく改善することができるPLL方式FM変調器



の提供を目的とする。

[考案の構成]

1

(課題を解決するための手段)

本考案は、基準発振器と、変調信号を積分する積分器と、前記基準発振器からの信号を前記を積分器を扱いるの積分出力により位相変調する位相を設置したのである。

(作用)

本考案においては、Pししを構成する位相比較器にお数変調はが入力される。位相比器の出力は周波数復調信号となる。結局、Pししに器の出力は周波数変調信号となる。結局、Pしに基づいた搬送波周波数の周波数変調された信号のように、Pししは既に周波数変調された信号



に応答すればよいので、PLLの特性を決定するローパスフィルタの設計の自由度は大きい。

(実施例)

以下、図面に基づいて本考案を詳細に説明する。第1図は本考案に係るPLL方式FM変調器の一実施例を示すプロック図である。

変調信号入力端子10には変調信号が導入される。この変調信号は積分器11に導入され、積分器11は変調信号を積分して位相変調器12に出力する。また、位相変調器12には分周器13からの信号も導入される。分周器13は基準発振器14が出力した周波数 frの信号をN1分の1に分周して出力している。位相変調器12は分周器13の出力信号を積分器11からの信号で位相変調して位相比較器15に出力する。

位相比較器 15には電圧制御発振器 16から分周器 17を介して比較信号も導入されており、位相比較器 15は位相変調器 12からの出力信号の位相と比較信号の位相とを比較して位相差に基づく出力信号をローパスフィルタ 18を介して電圧制御発振器 16



に与える。電圧制御発振器 16の出力はFM変調信号として出力 端子 19にも出力されている。

変調信号入力端子 10に変調信号が導入されない場合には、出力端子 19にはFM変調信号の搬送波が現れ、その搬送波周波数は、変調信号が導入されない場合の電圧制御発振器 16の発振周波数を f 0 とすると、下記(1)式にて示される。

$$f 0 = \frac{N2}{N1} \times f r \qquad \cdots \quad (1)$$

次に、このように構成された実施例回路の動作 について説明する。

変調信号は変調信号入力端子 10に導入され、積分器 11において積分される。この積分出力は位相変調器 12に導入され、位相変調器 12において、積分出力により分周器 13の出力を位相変調する。

この位相変調器 12の動作について更に説明する。いま、搬送波(分周器 13の出力信号)を Λ c cos(ω c t + θ c)とし、変調信号(積分器 11

の積分出力)をf(t)とする。搬送波の位相角を 変調信号により変化させると(PM変調)、位相



角の時間関数 θ (t) は θ (t) = ω c t + θ c
+ k f (t) で表される。従って、PM変調波・
[f c(t)] PMは下記(2)式にて示される。
[f c(t)] PM= A c cos[ω c t + θ c + k f (t)]
… (2)

ところで、FM変調においては、角周波数を変化させるのであるから、搬送波の角周波数の瞬時変化を 0 1(t)とすると、

これより、 θ 1(t) = ω c t + \int k f (t) d t である。 F M 変調 は 角周 波 数 の 瞬 時 変 化 に よ り 表 さ れるので、 F M 変調 波 [f c(t)] F M は 下 記 (3) 式 に て 示 さ れ る 。

[fc(t)] fM = Ac cos[ωc t + θc $+ \int kf(t) dt] ...(3)$ この(2), (3) 式から明らかなように、変調信号f(t) を積分した後に位相変調することにより、FM変調波を得ることができる。

PLLにおいては、位相比較器 15はその 2 つの



入力信号の位相を一致させるような出力、即ち、 位相差に比例した直流出力を出力する。従って、 位相変調器 12の出力信号がFM変調されていれば、 位相比較器 15の出力は変調信号となる(FM復調) 。この位相比較器 15からの変調信号をローパスフィルタ 18において希望周波数だり通過させて電圧 制御発振器 16に与えることにより、電圧制御発振器 16からFM変調信号を得ることができる。

なお、位相変調器 12においては、搬送波と、この搬送波とは異なる位相の A M 変調波とをベクトル合成することにより、P M 変調波を得ている。このため、変調指数は約π / 6 (ラジアン)以下となっており、位相変調からF M 変調となる。合には、狭帯域のF M 変調となる。

このように、本実施例においては、電圧制御発振器 16の発振周波数を変化させてFM変調波を得ているのではない。このため、PLLが変調信号に応答することがないので、変調信号の周波数に拘らず、ローパスフィルタ 18の自然角周波数の nを大きな値に設定することができる。



[考案の効果]

以上説明したように本考案によれば、ローパスフィルタの自然角周波数の設定の自由度が増加するので、PLLの特性を大きく改善することができる。

4. 図面の簡単な説明

第1図は本考案に係るPLL方式FM変調器の一実施例を示すプロック図、第2図は従来のPLL方式FM変調器を示すプロック図である。

10… 変調信号入力端子、11… 積分器、

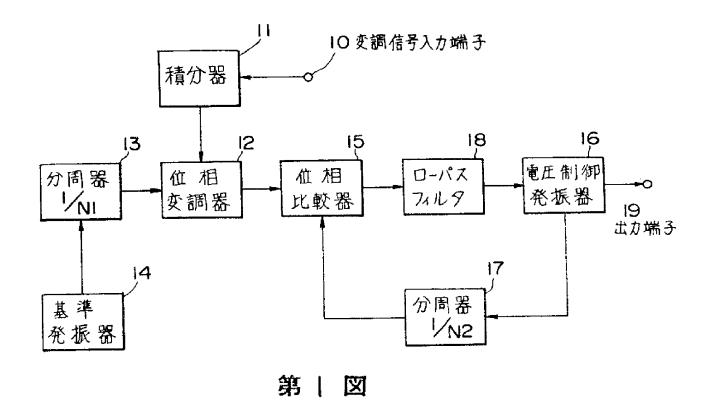
12… 位 相 変 調 器 、 13、 17分 周 器 、 14… 基 準 発 振 器 、

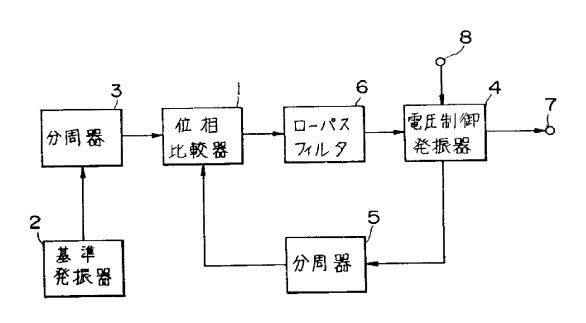
15…位相比較器、16電圧制御発振器、

18… ローパスフィルタ、19… 出力端子。

代理人 弁理士 伊 藤 進







第2図

129 実開1 171114